

Министерство науки и высшего образования Российской Федерации
НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ
ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ (НИ ТГУ)

Институт прикладной математики и компьютерных наук

УТВЕРЖДЕНО:
Директор
А. В. Замятин

Оценочные материалы по дисциплине

Архитектура вычислительных систем

по направлению подготовки

01.03.02 Прикладная математика и информатика

Направленность (профиль) подготовки:
Математическое моделирование и информационные системы

Форма обучения
Очная

Квалификация
Бакалавр

Год приема
2025

СОГЛАСОВАНО:
Руководитель ОП
К.И. Лившиц

Председатель УМК
С.П. Сущенко

Томск – 2025

1. Компетенции и индикаторы их достижения, проверяемые данными оценочными материалами

Целью освоения дисциплины является формирование следующих компетенций:

ОПК-1 Способен применять фундаментальные знания, полученные в области математических и (или) естественных наук, и использовать их в профессиональной деятельности.

ОПК-2 Способен использовать и адаптировать существующие математические методы и системы программирования для разработки и реализации алгоритмов решения прикладных задач.

ПК-3 Способен формализовывать, согласовывать и документировать требования к системе и подсистеме, обрабатывать запросы на изменение требований к системе и подсистеме, выявлять и формализовывать риски, анализировать проблемные ситуации..

Результатами освоения дисциплины являются следующие индикаторы достижения компетенций:

ИОПК-1.2 Демонстрирует навыки выполнения стандартных действий, решения типовых задач с учетом основных понятий и общих закономерностей, формулируемых в рамках базовых математических и естественнонаучных дисциплин.

ИОПК-1.3 Демонстрирует навыки использования основных понятий, фактов, концепций, принципов математики, информатики и естественных наук для решения практических задач, связанных с прикладной математикой и информатикой.

ИОПК-2.2 Проявляет навыки использования основных языков программирования, основных методов разработки программ, стандартов оформления программной документации.

ИОПК-2.3 Демонстрирует умение отбора среди существующих математических методов, наиболее подходящих для решения конкретной прикладной задачи.

ИОПК-2.4 Демонстрирует умение адаптировать существующие математические методы для решения конкретной прикладной задачи.

ИПК-3.1 Реализовывает построение формализованной математической модели системы (подсистемы), введение целевой функции системы, подсистемы и ограничений, соответствующих требованиям к системе (подсистеме).

ИПК-3.2 Адаптирует формализованную математическую модель системы (подсистемы) к изменению требований (ограничений к целевой функции) к системе (подсистеме).

ИПК-3.3 Выявляет и формализовывает в виде математической модели возникающие при функционировании системы (подсистемы) риски; выявляет и анализирует проблемные ситуации.

2. Оценочные материалы текущего контроля и критерии оценивания

Типовые задания для проведения текущего контроля успеваемости по дисциплине (вопросы).

1. Классификация ВС по Флинну.
2. Особенности построения CISC архитектуры.
3. Особенности построения RISC архитектуры.
4. Конвейеризация, фазы классического конвейера.
5. Зависимость длины конвейера и тактовой частоты процессора.
6. Явления, оказывающие негативное влияние на конвейеризацию.
7. Суперконвейеризация, гиперконвейеризация.
8. Суперскалярная архитектура и методы ее построения.
9. Методы предсказания ветвлений.
10. Предикативное и спекулятивное исполнение инструкций.
11. Переименование регистров.
12. Обход и продвижение данных.

13. Неупорядоченное исполнение.
14. Аппаратный скаутинг.
15. Аппаратная оптимизация циклов.
16. Многоядерность. Определение, виды, архитектурные свойства.
17. Гетерогенные многоядерные процессоры на примере Cell BE.
18. Классификация параллелизма: параллелизм на уровне инструкций и потоков.
19. Многопоточность одновременная.
20. Многопоточность попеременная с точным делением времени.
21. Многопоточность попеременная с неточным делением времени.
22. SMP системы.
23. CC-NUMA системы.
24. MPP системы.
25. КЭШ память прямой (сквозной) и отложенной (обратной) записи.
26. Раздельная и совместная (с точки зрения инструкций и данных) КЭШ память.
27. Включающий и исключающий методы построения КЭШ памяти.
28. Факторы, влияющие на выбор размера КЭШ памяти процессоров и ядер.
29. КЭШ прямого отображения.
30. Полностью ассоциативный КЭШ.
31. Множественно ассоциативный КЭШ.
32. Механизмы обеспечения когерентности КЭШ памяти, протокол MESI.
33. Механизмы обеспечения когерентности КЭШ памяти, протокол MOESI.
34. Механизмы обеспечения когерентности КЭШ памяти, протокол MESIF.
35. Организация оперативной памяти и методы адресации элементов (CAS, RAS).
36. Синхронный и асинхронный принципы работы оперативной памяти.
37. SDR, DDR, DDR2, DDR3 память.
38. Регистровая и буферизируемая память (registered DIMM, FB-DIMM).
39. Методы обеспечения отказоустойчивости оперативной памяти.
40. Физическая организация дисковой памяти.
41. Физическая и логическая адресация дисковой памяти.
42. Методы обеспечения отказоустойчивости физической памяти, уровни RAID.
43. Классификация шин по логическим и физическим топологиям.
44. Классификация шин по функциональному назначению.
45. Системные шины.
46. Шины ввода/вывода.
47. Периферийные шины.
48. Виртуализация: определение и методы.
49. Аппаратная виртуализация.
50. Виртуализация средствами ОС.
51. Виртуализация средствами гипервизоров.
52. Виртуализация серверных групп и ЦОД с использованием решения vSphere от компании VM-ware.
53. Организация SSD-памяти.

Методические материалы для оценки текущего контроля успеваемости по дисциплине.

Текущий контроль успеваемости по теоретическому материалу осуществляется в виде контрольных работ.

Оценка текущего контроля проводится на основе оценки компетенций, соответствующих текущему разделу дисциплины, согласно таблице раздела 1.

3. Оценочные материалы итогового контроля (промежуточной аттестации) и критерии оценивания

Типовые задания для проведения промежуточной аттестации по дисциплине

1. Зависимость операционных характеристик процессорного конвейера от количества фаз, накладных расходов конвейеризации, размера приложения.
2. Связь источников параллелизма с архитектурой вычислителя.
3. Влияние неоднородности процессорного конвейера и потока обрабатываемых команд на скорость выполнения приложения.
4. Сравнение параллельных и последовательных шинных интерфейсов.
5. Направления ускорения доступа к оперативной памяти.
6. Структура множественного ассоциативного кэша, назначение полей строки кэш-памяти.
7. Факторы, определяющие быстродействие иерархической памяти.
8. Сравнение стратегий вытеснения блоков кэш-памяти.
9. Сравнение характеристик HDD- и SSD-дисков.
10. Сравнение моделей состоятельности иерархической памяти.

Методические материалы для проведения промежуточной аттестации по дисциплине.

Итоговая оценка по предмету (экзамен) выставляется следующим образом:

Зачет» – студент не имеет неудовлетворительных оценок за контрольные работы, студент показал творческое отношение к обучению, в совершенстве овладел всеми теоретическими вопросами построения и вычислительных систем и их компонент, показал все требуемые умения и навыки в работе с дополнительными источниками информации и Интернет-ресурсами;

«Незачет» – студент сдал хотя бы одну контрольную работу на «неудовлетворительно», студент имеет существенные пробелы по отдельным теоретическим разделам дисциплины и не владеет навыками содержательного анализа методов построения вычислительных систем.

Во время зачета студент может повысить свою оценку, сдав заново соответствующую контрольную работу, при условии выполнения остальных требований к оценке.

4. Оценочные материалы для проверки остаточных знаний (сформированности компетенций)

Список вопросов для оценки остаточных знаний

1. Зависимость операционных характеристик процессорного конвейера от количества фаз, накладных расходов конвейеризации, размера приложения.
2. Связь источников параллелизма с архитектурой вычислителя.
3. Влияние неоднородности процессорного конвейера и потока обрабатываемых команд на скорость выполнения приложения.
4. Сравнение параллельных и последовательных шинных интерфейсов.
5. Направления ускорения доступа к оперативной памяти.
6. Структура множественного ассоциативного кэша, назначение полей строки кэш-памяти.
7. Факторы, определяющие быстродействие иерархической памяти.
8. Сравнение стратегий вытеснения блоков кэш-памяти.
9. Сравнение характеристик HDD- и SSD-дисков.
10. Сравнение моделей состоятельности иерархической памяти.

Информация о разработчиках

Сущенко Сергей Петрович, д-р техн. наук, профессор, кафедра прикладной информатики, заведующий кафедрой